



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원 번호 : 10-2002-0076355
Application Number

출원 년 월 일 : 2002년 12월 03일
Date of Application DEC 03, 2002

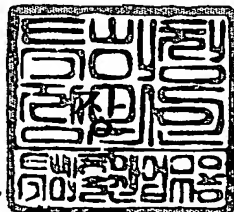
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)



2003 년 11 월 27 일

특 허 청
COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2002.12.03
【발명의 명칭】	유기 이엘 표시판 및 그 제조 방법
【발명의 영문명칭】	Organic EL display panel and fabricating method thereof
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【명칭】	유미특허법인
【대리인코드】	9-2001-100003-6
【지정된변리사】	김원근 , 박종하
【포괄위임등록번호】	2002-036528-9
【발명자】	
【성명의 국문표기】	정진구
【성명의 영문표기】	CHUNG, JIN KOO
【주민등록번호】	700617-1122214
【우편번호】	151-859
【주소】	서울특별시 관악구 신림9동 244-150번지
【국적】	KR
【발명자】	
【성명의 국문표기】	최범락
【성명의 영문표기】	CHOI, BEOHM ROCK
【주민등록번호】	690830-1074316
【우편번호】	135-968
【주소】	서울특별시 강남구 대치1동 삼성아파트 112동 508호
【국적】	KR
【발명자】	
【성명의 국문표기】	최준후
【성명의 영문표기】	CHOI, JOON HOO

【주민등록번호】 640818-1796612
【우편번호】 120-768
【주소】 서울특별시 서대문구 영천동 상호아파트 108동 303호
【국적】 KR
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인
유미특허법인 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 4 면 4,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 0 항 0 원
【합계】 33,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

절연 기판 위에 다결정 규소층을 형성하고, 다결정 규소층 위에 게이트 절연막을 형성한 후, 게이트 절연막 위에 게이트선을 형성한다. 게이트선 위에 층간 절연막을 형성하고, 층간 절연막 위에 데이터선과 화소 전극을 형성한다. 데이터선과 화소 전극 위에 격벽을 형성하고, 격벽에 의하여 구획된 화소 전극 위의 소정 영역에 유기 EL층을 형성한 후, 유기 EL층 위에 기준 전극을 형성한다. 이상과 같은 방법으로 유기 EL 표시 장치를 제조하면, 유기 EL 표시 장치의 제조 공정과 시간을 단축하여 제조 비용을 절감할 수 있다.

【대표도】

도 3

【색인어】

유기EL, 박막트랜지스터, 다결정규소

【명세서】

【발명의 명칭】

유기 이엘 표시판 및 그 제조 방법{Organic EL display panel and fabricating method thereof}

【도면의 간단한 설명】

도 1은 본 발명의 실시예에 따른 유기 EL 표시판이고,

도 2는 도 1의 II-II'선에 대한 단면도이고,

도 3은 도 1의 III-III'선에 대한 단면도이고,

도 4a는 본 발명의 실시예에 따른 유기 EL 표시판을 제조하는 첫 번째 단계에서의 유기 EL 표시판의 배치도이고,

도 4b와 도 4c는 각각 도 4a의 IVb-IVb'선 및 IVc-IVc'선에 대한 단면도이고,

도 5a는 도 4a의 다음 단계에서의 유기 EL 표시판의 배치도이고,

도 5b, 도 5c는 각각 도 5a의 Vb-Vb'선 및 Vc-Vc'선에 대한 단면도이고,

도 6a는 도 5a의 다음 단계에서의 유기 EL 표시판의 배치도이고,

도 6b와 도 6c는 각각 도 6a의 VIb-VIb'선 및 VIc-VIc'선에 대한 단면도이고,

도 7a는 도 6a의 다음 단계에서의 유기 EL 표시판의 배치도이고,

도 7b와 도 7c는 각각 도 7a의 VIIb-VIIb'선 및 VIIc-VIIc'선에 대한 단면도이다.

게이트 전극: 123a, 123b

소스 전극: 173a, 173b

드레인 전극: 175a

제1 데이터선: 171a,

제2 데이터선: 171b

소스 영역: 153a, 153b

드레인 영역: 155a, 155b

채널부: 154a, 154b

화소 전극: 190

기준 전극: 270

EL 유기층: 70

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<23> 본 발명은 유기 EL 표시판 및 그 제조 방법에 관한 것이다.

<24> 유기 EL(organic electroluminescence) 표시판은 전류가 흐를 경우 빛을 내는 유기 물질을 화소 별로 분리하여 매트릭스 모양으로 배치해 놓고, 이들 유기 물질에 흘리는 전류량을 조절함으로써 화상을 표시하는 장치이다. 이러한 유기 EL 표시 장치는 저전압 구동, 경량 박형, 광시야각 그리고 고속응답 등의 장점으로 인하여 차세대 표시 장치로 기대되고 있다.

<25> 유기 EL 표시 장치는 매트릭스 모양으로 배치되어 있는 다수의 화소를 포함하고 있으며, 각 화소 영역 내에 스위칭 소자인 박막 트랜지스터와 화소 전극 및 유기 EL층 등의 많은 박막 패턴이 형성되어 있다. 이러한 박막 패턴은 박막의 형성과 사진 식각 공정을 통하여 형성되는

데, 사진 식각 공정은 그 과정이 매우 복잡하여 많은 비용과 시간을 요하는 공정이다. 따라서 사진 식각 공정의 수에 의하여 전체 유기 EL 표시판의 제조 비용 및 시간이 좌우된다.

【발명이 이루고자 하는 기술적 과제】

- <26> 본 발명이 이루고자 하는 기술적 과제는 유기 EL 제조 방법을 단순화하여 제조 비용과 시간을 절감하는 것이다.

【발명의 구성 및 작용】

- <27> 이러한 과제를 해결하기 위하여 본 발명에서는 화소 전극을 데이터선과 같은 층에 형성한다.
- <28> 구체적으로는, 절연 기판, 상기 기판 위에 형성되어 있는 다결정 규소층, 상기 다결정 규소층 위에 형성되어 있는 게이트 절연막, 상기 게이트 절연막 위에 형성되어 있는 게이트 배선, 상기 게이트 배선 위에 형성되어 있는 층간 절연막, 상기 층간 절연막 위에 형성되어 있는 데이터 배선, 상기 데이터 배선과 동일한 층으로 형성되어 있는 화소 전극, 상기 화소 전극 위의 소정 영역에 형성되어 있는 유기 EL층, 상기 데이터 배선과 상기 화소 전극 위에 형성되어 있으며 상기 유기 EL층의 영역을 한정하고 있는 격벽, 상기 유기 EL층과 상기 격벽 위에 형성되어 있는 기준 전극을 포함하는 유기 EL 표시판을 마련한다.
- <29> 이 때, 상기 화소 전극은 상기 데이터 배선과 동일한 물질로 이루어질 수 있다. 또, 상기 다결정 규소층은 제1 및 제2 트랜지스터부와 제2 트랜지스터부와 연결되어 있는 유지 전극부를 포함하고, 상기 게이트 배선은 상기 제1 및 제2 트랜지스터부 및 상기 유지 전극부와 각각 중첩하는 제1 및 제2 게이트 전극 및 유지 전극을 포함하며, 상기 데이터 배선은 제1 및 제2 데이터선, 상기 제1 데이터선 및 상기 제1 트랜지스터부의 소스 영역과 연결되어 있는 제1

소스 전극, 상기 제1 트랜지스터부의 드레인 영역 및 상기 제2 게이트 전극과 연결되어 있는 제1 드레인 전극, 상기 제2 데이터선 및 상기 제2 트랜지스터부의 소스 영역과 연결되어 있는 제2 소스 전극을 포함하고, 상기 화소 전극은 상기 제2 트랜지스터부의 드레인 영역과 연결되어 있는 것이 바람직하다. 한편, 상기 유기 EL층과 상기 기준 전극 사이에 형성되어 있는 버퍼층을 더 포함할 수 있고, 상기 격벽은 흑색 감광제로 형성되는 것이 바람직하며 상기 기준 전극과 접촉하고 있는 보조 전극을 더 포함할 수 있다.

<30> 이러한 유기 EL 표시판은 절연 기판 위에 다결정 규소층을 형성하는 단계, 상기 다결정 규소층 위에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막 위에 게이트선을 형성하는 단계, 상기 게이트선 위에 층간 절연막을 형성하는 단계, 상기 층간 절연막 위에 데이터선과 화소 전극을 형성하는 단계, 상기 데이터선과 화소 전극 위에 격벽을 형성하는 단계, 상기 격벽에 의하여 구획된 상기 화소 전극 위의 소정 영역에 유기 EL층을 형성하는 단계, 상기 유기 EL층 위에 기준 전극을 형성하는 단계를 포함하는 방법을 통하여 제조한다.

<31> 여기서 상기 격벽을 형성하는 단계는 흑색 감광제를 도포하는 단계, 상기 흑색 감광제를 소정의 광마스크를 통하여 노광하는 단계, 노광된 흑색 감광제를 현상하는 단계를 통하여 형성할 수 있고, 상기 기준 전극과 접촉하는 보조 전극을 형성하는 단계를 더 포함할 수 있다.

<32> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

- <33> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <34> 그러면 도면을 참고로 하여 본 발명의 실시예에 따른 박막 트랜지스터 기판에 대하여 설명한다.
- <35> 도 1은 본 발명의 실시예에 따른 유기 EL 표시판이고, 도 2는 도 1의 II-II'선에 대한 단면도이고, 도 3은 도 1의 III-III'선에 대한 단면도이다.
- <36> 절연 기판(110) 위에 산화 규소 등으로 이루어진 차단층(111)이 형성되어 있고, 차단층(111) 위에 다결정 규소층(153a, 154a, 155a, 153b, 154b, 155b, 157)이 형성되어 있다. 다결정 규소층(153a, 154a, 155a, 153b, 154b, 155b, 157)은 제1 트랜지스터부(153a, 154a, 155a), 제2 트랜지스터부(153b, 154b, 155b) 및 유지 전극부(157)를 포함한다. 제1 트랜지스터부(153a, 154a, 155a)의 소스 영역(제1 소스 영역, 153a)과 드레인 영역(제1 드레인 영역, 155a)은 n형 불순물로 도핑되어 있고, 제2 트랜지스터부(153b, 154b, 155b)의 소스 영역(제2 소스 영역, 153b)과 드레인 영역(제2 드레인 영역, 155b)은 p형 불순물로 도핑되어 있다. 이 때, 구동 조건에 따라서는 제1 소스 영역(153a) 및 드레인 영역(155a)이 p형 불순물로 도핑되고 제2 소스 영역(153b) 및 드레인 영역(155b)이 n형 불순물로 도핑될 수도 있다.
- <37> 다결정 규소층(153a, 154a, 155a, 153b, 154b, 155b, 157) 위에는 산화 규소 또는 질화 규소로 이루어진 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 Al 등의 금속으로 이루어진 게이트선(121)과 제1 및 제2 게이트 전극(123a, 123b) 및 유지 전극(133)이

형성되어 있다. 제1 게이트 전극(123a)은 게이트선(121)의 가지 모양으로 형성되어 있고 제1 트랜지스터의 채널부(제1 채널부, 154a)와 중첩하고 있으며, 제2 게이트 전극(123b)은 게이트선(121)과는 분리되어 있고 제2 트랜지스터의 채널부(제2 채널부, 154b)와 중첩하고 있다. 유지 전극(133)은 제2 게이트 전극(123b)과 연결되어 있고, 다결정 규소층의 유지 전극부(157)와 중첩되어 있다.

<38> 게이트선(121)과 제1 및 제2 게이트 전극(123a, 123b) 및 유지 전극(133)의 위에는 층간 절연막(801)이 형성되어 있고, 층간 절연막(801) 위에는 제1 및 제2 데이터선(171a, 171b), 제1 및 제2 소스 전극(173a, 173b), 드레인 전극(175a) 및 화소 전극(190)이 형성되어 있다. 제1 소스 전극(173a)은 제1 데이터선(171a)의 분지로서 층간 절연막(801)과 게이트 절연막(140)을 관통하고 있는 접촉구(181)를 통하여 제1 소스 영역(153a)과 연결되어 있고, 제2 소스 전극(173b)은 제2 데이터선(171b)의 분지로서 층간 절연막(801)과 게이트 절연막(140)을 관통하고 있는 접촉구(184)를 통하여 제2 소스 영역(153b)과 연결되어 있다. 드레인 전극(175a)은 층간 절연막(801)과 게이트 절연막(140)을 관통하고 있는 접촉구(182, 183)를 통하여 제1 드레인 영역(155a) 및 제2 게이트 전극(123b)과 접촉하여 이들을 연결하고 있다. 화소 전극(190)은 층간 절연막(801)과 게이트 절연막(140)을 관통하고 있는 접촉구(185)를 통하여 제2 드레인 영역(155b)과 연결되어 있으며, 데이터 배선(171a, 171b, 173a, 173b, 175a, 175b)과 동일한 물질로 이루어져 있다. 데이터 배선(171a, 171b, 173a, 173b, 175a, 175b)과 화소 전극(190)은 알루미늄 등의 반사성이 우수한 물질로 형성하는 것이 바람직하다. 그러나, 필요에 따라서는 화소 전극(190)을 ITO (Indium Tin Oxide) 또는 IZO(Indium zinc Oxide) 등의 투명한 절연 물질로 형성할 수도 있다.

<39> 한편, 제2 데이터선(171b)은 유지 전극(133)과 중첩되어 있다.

- <40> 데이터 배선(171a, 171b, 173a, 173b, 175a, 175b)과 화소 전극(190) 위에는 유기 절연 물질로 이루어진 격벽(802)이 형성되어 있다. 격벽(802)은 화소 전극(190) 주변을 둘러싸서 유기 EL층(70)이 채워질 영역을 한정하고 있다. 격벽(802)은 검정색 안료를 포함하는 감광제를 노광, 현상하여 형성함으로써 차광막의 역할을 하도록 하고, 동시에 형성 공정도 단순화할 수 있다. 격벽(802)에 둘러싸인 화소 전극(190) 위의 영역에는 유기 EL층(70)이 형성되어 있다. 유기 EL층(70)은 적색, 녹색, 청색 중 어느 하나의 빛을 내는 유기 물질로 이루어지며, 적색, 녹색 및 청색 유기 EL층(70)이 순서대로 반복적으로 배치되어 있다.
- <41> 유기 EL층(70)과 격벽(802) 위에는 버퍼층(803)이 형성되어 있다. 버퍼층(803)은 필요에 따라서는 생략될 수 있다.
- <42> 버퍼층(803) 위에는 기준 전극(270)이 형성되어 있다. 기준 전극(270)은 IT0 또는 IZ0 등의 투명한 도전 물질로 이루어져 있다. 만약 화소 전극(190)이 IT0 또는 IZ0 등의 투명한 도전 물질로 이루어지는 경우에는 기준 전극(270)은 알루미늄 등의 반사성이 좋은 금속으로 형성한다.
- <43> 한편, 도시하지는 않았으나 기준 전극(270)의 전도성을 보완하기 위하여 저항이 낮은 금속으로 보조 전극을 형성할 수도 있다. 보조 전극은 기준 전극(270)과 버퍼층(803) 사이 또는 기준 전극(270) 위에 형성할 수 있으며, 유기 EL층(70)과는 중첩하지 않도록 격벽(802)을 따라 매트릭스 모양으로 형성하는 것이 바람직하다.
- <44> 여기서, 제2 데이터선(171b)은 정전압 전원에 연결되어 되어 있다.
- <45> 이러한 유기 EL 표시판의 구동에 대하여 간단히 설명한다.

- <46> 게이트선(121)에 온(on) 펄스가 인가되면 제1 트랜지스터가 온되어 제1 데이터선(171a)을 통하여 인가되는 화상 신호 전압이 제2 게이트 전극(123b)으로 전달된다. 제2 게이트 전극(123b)에 화상 신호 전압이 인가되면 제2 트랜지스터가 온되어 제2 데이터선(171b)을 통하여 전달되는 전류가 화소 전극(190)과 유기 EL층(70)을 통하여 기준 전극(270)으로 흐르게 된다. 유기 EL층(70)은 전류가 흐르면 특정 파장대의 빛을 방출한다. 흐르는 전류의 양에 따라 유기 EL층(70)이 방출하는 빛의 양이 달라져 휘도가 변하게 된다. 이 때, 제2 트랜지스터가 전류를 흘릴 수 있는 양은 제1 트랜지스터를 통하여 전달되는 화상 신호 전압의 크기에 의하여 결정된다.
- <47> 그러면, 이러한 유기 EL 표시판을 제조하는 방법을 도 4a 내지 도 7c와 앞서의 도 1 내지 3을 참고로 하여 설명한다.
- <48> 도 4a, 도 5a, 도 6a 및 도 7a는 본 발명의 실시예에 따른 유기 EL 표시판을 제조하는 각 단계에서의 유기 EL 표시판의 배치도이고, 도 4b 내지 도 7b는 각각 도 4a의 IVb-IVb'선, 도 5a의 Vb-Vb'선, 도 6a의 VIb-VIb'선 및 도 7a의 VIIb-VIIb'선에 대한 단면도이고, 도 4c 내지 도 7c는 IVc-IVc'선, Vc-Vc'선, VIc-VIc'선 및 VIIc-VIIc'선에 대한 단면도이다.
- <49> 먼저, 도 4a 내지 도 4c에 나타난 바와 같이, 절연 기판(110) 위에 산화 규소 등을 증착하여 차단층(111)을 형성하고, 차단층(111) 위에 비정질 규소층을 증착한다. 비정질 규소층의 증착은 LPCVD(low temperature chemical vapor deposition), PECVE(plasma enhanced chemical vapor deposition) 또는 스퍼터링(sputtering)으로 진행할 수 있다. 이어서, 비정질 규소층을 레이저 열처리하여 다결정 규소로 변환한다.
- <50> 다음, 다결정 규소층을 사진 식각하여 제1 및 제2 트랜지스터부(150a, 150b)와 유지 전극부(157)를 형성한다.

- 51> 다음, 도 5a 내지 도 5c에 나타난 바와 같이, 다결정 규소층(150a, 150b, 157) 위에 게이트 절연막(140)을 증착한다. 이어서, 게이트용 금속층(120)을 증착하고 감광막을 도포하고 노광 및 현상하여 제1 감광막 패턴(PR1)을 형성한다. 제1 감광막 패턴(PR1)을 마스크로 하여 게이트 금속층(120)을 식각함으로써 제2 게이트 전극(123b)과 유지 전극(133)을 형성하고, 노출되어 있는 제2 트랜지스터부(150b) 다결정 규소층에 p형 불순물 이온을 주입하여 제2 소스 영역(153b)과 제2 드레인 영역(155b)을 형성한다. 이 때, 제2 트랜지스터부(150a) 다결정 규소층은 제1 감광막 패턴(PR1) 및 게이트 금속층(120)에 덮여 보호된다.
- 52> 다음, 도 6a 내지 도 6c에 나타난 바와 같이, 제1 감광막 패턴(PR1)을 제거하고, 감광막을 새로 도포하고 노광 및 현상하여 제2 감광막 패턴(PR2)을 형성한다. 제2 감광막 패턴(PR2)을 마스크로 하여 게이트 금속층(120)을 식각함으로써 제1 게이트 전극(123a) 및 게이트선(121)을 형성하고, 노출되어 있는 제1 트랜지스터부(150a) 다결정 규소층에 n형 불순물 이온을 주입하여 제1 소스 영역(153a)과 제1 드레인 영역(155a)을 형성한다. 이 때, 제2 트랜지스터부(150a)는 제2 감광막 패턴(PR2)에 덮여 보호된다.
- 53> 다음, 도 7a 내지 도 7c에 나타난 바와 같이, 게이트 배선(121, 123a, 123b, 133) 위에 층간 절연막(801)을 적층하고 사진 식각하여 제1 소스 영역(173a), 제1 드레인 영역(175a), 제2 소스 영역(173b) 및 제2 드레인 영역(175b)을 각각 노출시키는 접촉구(181, 182, 184, 185)와 제2 게이트 전극(123b)의 일단부를 노출시키는 접촉구(183)를 형성한다.
- 54> 다음, 데이터 금속층을 적층하고 사진 식각하여 데이터 배선(171a, 171b, 173a, 173b, 175a)과 화소 전극(190)을 형성한다. 이 때, 화소 전극을 ITO 또는 IZO 등의 투명한 도전 물질로 형성하는 경우에는 데이터 배선(171a, 171b, 173a, 173b, 175a)과는 별개의 사진 식각 공정을 통하여 형성한다.

- <55> 다음, 도 1 내지 도 3에 나타난 바와 같이, 데이터 배선(171a, 171b, 173a, 173b, 175a) 위에 검정색 안료를 포함하는 유기막을 도포하고 노광 및 현상하여 격벽(802)을 형성하고, 각 화소 영역에 유기 EL층(70)을 형성한다. 이 때, 유기 EL층(70)은 다층 구조로 이루어지는 것이 보통이다. 유기 EL층(70)은 마스크(masking) 후 증착, 잉크젯 프린팅 등의 방법을 통하여 형성한다.
- <56> 다음, 유기 EL층(70) 위에 전도성 유기물질을 도포하여 버퍼층(803)을 형성하고, 버퍼층(803) 위에 ITO 또는 IZO를 증착하여 기준 전극(270)을 형성한다.
- <57> 이 때, 도시하지는 않았으나 기준 전극(270) 형성 전 또는 후에 알루미늄 등의 저저항 물질로 보조 전극을 형성할 수 있다. 또, 화소 전극(190)을 투명 도전 물질로 형성하는 경우에는 기준 전극(270)을 반사성이 우수한 금속을 형성한다.
- <58> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.
- 【발명의 효과】**
- <59> 이상과 같은 방법으로 유기 EL 표시 장치를 제조하면, 유기 EL 표시 장치의 제조 공정과 시간을 단축하여 제조 비용을 절감할 수 있다.

【특허청구범위】**【청구항 1】**

절연 기판,

상기 기판 위에 형성되어 있는 다결정 규소층,

상기 다결정 규소층 위에 형성되어 있는 게이트 절연막,

상기 게이트 절연막 위에 형성되어 있는 게이트 배선,

상기 게이트 배선 위에 형성되어 있는 층간 절연막,

상기 층간 절연막 위에 형성되어 있는 데이터 배선,

상기 데이터 배선과 동일한 층으로 형성되어 있는 화소 전극,

상기 화소 전극 위의 소정 영역에 형성되어 있는 유기 EL층,

상기 데이터 배선과 상기 화소 전극 위에 형성되어 있으며 상기 유기 EL층의 영역을 한정하고 있는 격벽,

상기 유기 EL층과 상기 격벽 위에 형성되어 있는 기준 전극

을 포함하는 유기 EL 표시판.

【청구항 2】

제1항에서,

상기 화소 전극은 상기 데이터 배선과 동일한 물질로 이루어져 있는 유기 EL 표시판.

【청구항 3】

제1항 또는 제2항에서,

상기 다결정 규소층은 제1 및 제2 트랜지스터부와 제2 트랜지스터부와 연결되어 있는 유지 전극부를 포함하고,

상기 게이트 배선은 상기 제1 및 제2 트랜지스터부 및 상기 유지 전극부와 각각 중첩하는 제1 및 제2 게이트 전극 및 유지 전극을 포함하고,

상기 데이터 배선은 제1 및 제2 데이터선, 상기 제1 데이터선 및 상기 제1 트랜지스터부의 소스 영역과 연결되어 있는 제1 소스 전극, 상기 제1 트랜지스터부의 드레인 영역 및 상기 제2 게이트 전극과 연결되어 있는 제1 드레인 전극, 상기 제2 데이터선 및 상기 제2 트랜지스터부의 소스 영역과 연결되어 있는 제2 소스 전극을 포함하며,

상기 화소 전극은 상기 제2 트랜지스터부의 드레인 영역과 연결되어 있는 유기 EL 표시판.

【청구항 4】

제1항 또는 제2항에서,

상기 유기 EL층과 상기 기준 전극 사이에 형성되어 있는 버퍼층을 더 포함하는 유기 EL 표시판.

【청구항 5】

제1항 또는 제2항에서,

상기 격벽은 흑색 감광제로 형성된 유기 EL 표시판.

【청구항 6】

제1항 또는 제2항에서,

상기 기준 전극과 접촉하고 있는 보조 전극을 더 포함하는 유기 EL 표시판.

【청구항 7】

절연 기판 위에 다결정 규소층을 형성하는 단계,

상기 다결정 규소층 위에 게이트 절연막을 형성하는 단계,

상기 게이트 절연막 위에 게이트선을 형성하는 단계,

상기 게이트선 위에 층간 절연막을 형성하는 단계,

상기 층간 절연막 위에 데이터선과 화소 전극을 형성하는 단계,

상기 데이터선과 화소 전극 위에 격벽을 형성하는 단계,

상기 격벽에 의하여 구획된 상기 화소 전극 위의 소정 영역에 유기 EL층을 형성하는 단계,

상기 유기 EL층 위에 기준 전극을 형성하는 단계

를 포함하는 유기 EL 표시판의 제조 방법.

【청구항 8】

제7항에서,

상기 격벽을 형성하는 단계는

흑색 감광제를 도포하는 단계,

상기 흑색 감광제를 소정의 광마스크를 통하여 노광하는 단계,

노광된 흑색 감광제를 현상하는 단계
를 포함하는 유기 EL 표시판의 제조 방법.

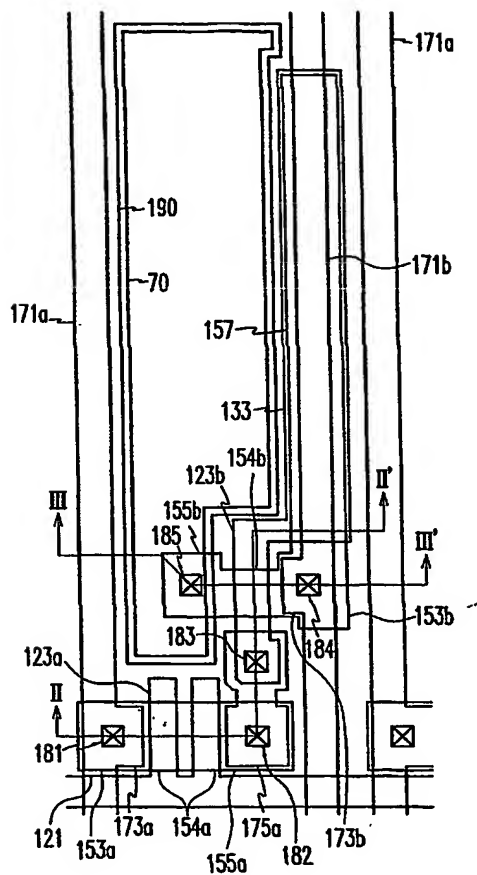
【청구항 9】

제7항 또는 제8항에서,

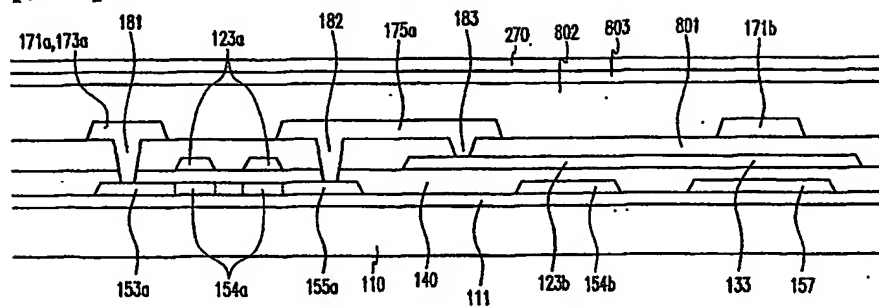
상기 기준 전극과 접촉하는 보조 전극을 형성하는 단계를 더 포함하는 유기 EL 표시판의
제조 방법.

【도면】

【도 1】



【도 2】



This cross-sectional view shows a central gate structure (185) with a gate dielectric (190) and a gate electrode (173b, 171b). The gate is flanked by side walls (171a, 173b, 171b). Below the gate, there is a channel region (111) and a source/drain region (140). The source/drain region is connected to a contact (155b) which is further connected to a pad (153b). The entire structure is on a substrate (110). Other labels include 803, 70, 183, 270, 802, 140, 154b, 123b, 801, and 110.

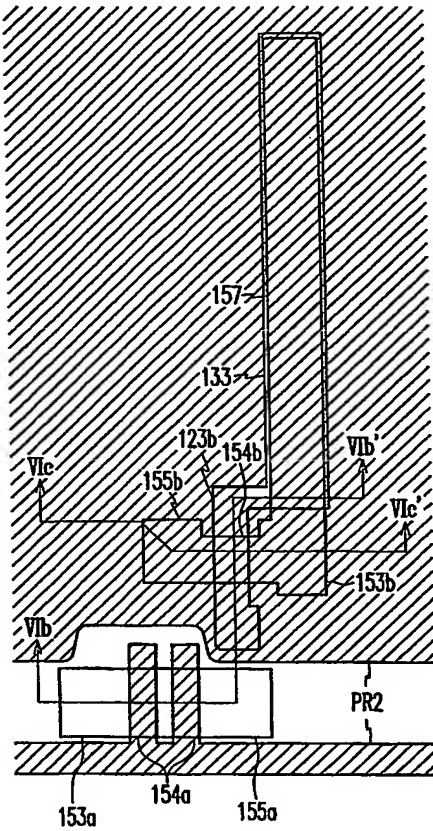
150a 110 111 150b 157

111 150b 110

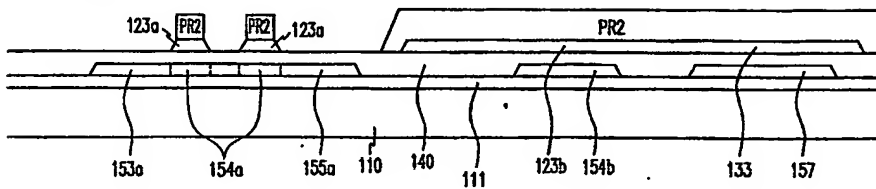
A cross-sectional view of a semiconductor device. A substrate 110 is shown with a gate stack 140. The gate stack 140 includes a gate dielectric layer 111 and a gate electrode layer 150. A PR layer 120 is formed on the gate stack 140. The PR layer 120 is divided into two regions: a first region 123a and a second region 123b. The first region 123a is located over the gate stack 140, and the second region 123b is located over the substrate 110. The PR layer 120 is formed on a surface 133 of the substrate 110. The PR layer 120 is formed on a surface 157 of the gate electrode layer 150. The PR layer 120 is formed on a surface 154b of the gate electrode layer 150. The PR layer 120 is formed on a surface 150a of the gate electrode layer 150.

111 150b 110

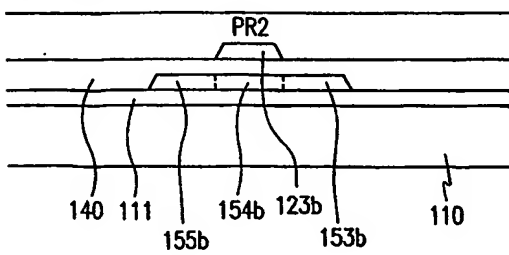
【도 6a】



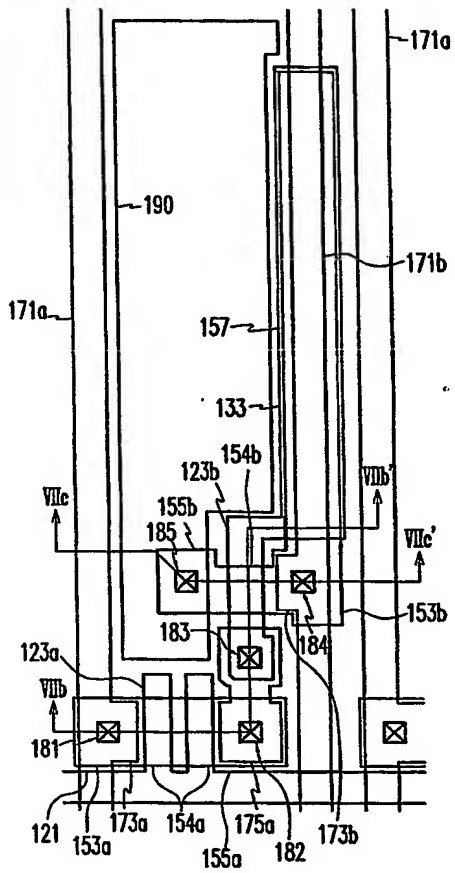
【도 6b】



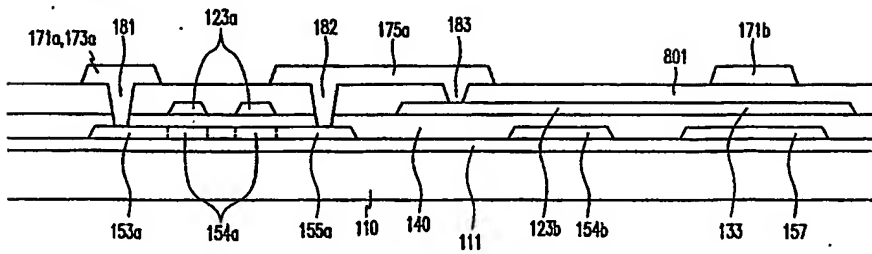
【도 6c】



【도 7a】



【도 7b】



【도 7c】

